

⑫ 公開特許公報(A) 平3-270249

⑤ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)12月2日

H 01 L 21/66
G 01 N 21/88J
E 7013-4M
2107-2J

審査請求 未請求 請求項の数 5 (全9頁)

⑭ 発明の名称 パターン検査用データ作成方法およびパターン検査装置

⑮ 特 願 平2-71268

⑯ 出 願 平2(1990)3月20日

⑰ 発 明 者 谷 口 雄 三 東京都小平市上水本町5丁目20番1号 株式会社日立製作所武蔵工場内

⑰ 発 明 者 吉 沢 明 彦 東京都青梅市藤橋3丁目3番地2 日立東京エレクトロニクス株式会社内

⑰ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑰ 出 願 人 日立東京エレクトロニクス株式会社 東京都青梅市藤橋3丁目3番地2

⑰ 代 理 人 弁理士 筒井 大和

明 細 書

1. 発明の名称

パターン検査用データ作成方法およびパターン検査装置

2. 特許請求の範囲

1. 被検査物の被検査領域に形成されたパターンの外観検査に先立ち、前記被検査領域に配置された繰り返し領域のパターン検査用データを作成するパターン検査用データ作成方法であって、前記被検査領域における複数箇所の任意の検出点の画像を取り込み、前記検出点毎に検出点内におけるパターンの周期性を調査して周期性を有する検出点を繰り返し領域内点と判定し、前記繰り返し領域内点のパターンピッチをパターンの繰り返しピッチとして自動的に抽出するとともに、前記繰り返し領域内点の中から代表点を設定し、その代表点を通過して二次元方向に延びる線上におけるパターンの周期性を調査することにより、前記繰り返し領域全体の位置座標を自動的に抽出することを特徴とするパター

ン検査用データ作成方法。

2. 被検査物の被検査領域に形成されたパターンの外観検査に先立ち、前記被検査領域に配置された繰り返し領域のパターン検査用データを作成するパターン検査用データ作成方法であって、前記繰り返し領域に位置する座標点が求まっている場合には、始めからその座標点の画像を取り込み、その座標点内におけるパターンピッチをパターンの繰り返しピッチとして自動的に抽出するとともに、その座標点を通過して二次元方向に延びる線上におけるパターンの周期性を調査することにより、前記繰り返し領域全体の位置座標を自動的に抽出することを特徴とするパターン検査用データ作成方法。

3. 被検査物の被検査領域に形成されたパターンの外観検査に先立ち、前記被検査領域に配置された繰り返し領域のパターン検査用データを作成するパターン検査用データ作成方法であって、前記繰り返し領域全体の位置座標が求まっている場合には、その座標点における画像を取り込

み、その座標点内におけるパターンピッチをパターンの繰り返しピッチとして自動的に抽出することを特徴とするパターン検査用データ作成方法。

4. 被検査物の被検査領域に形成されたパターンの外観検査に先立ち、前記被検査領域に配置された繰り返し領域のパターン検査用データを作成するパターン検査用データ作成方法であって、予め基準となる繰り返し領域の画像を基準画像データとして記憶しておき、その基準画像データと同一画像となる領域を前記被検査領域から探し出し、探し出された領域の画像データからパターンの繰り返しピッチおよび繰り返し領域全体の位置座標を自動的に抽出することを特徴とするパターン検査用データ作成方法。
5. 被検査物の被検査領域に配置された繰り返し領域のパターン検査用データを参照しながら前記被検査領域に形成されたパターンの外観を検査するパターン検査装置であって、前記被検査領域における任意の検出点の画像を取り込む光

学系と、前記光学系によって取り込まれた画像データを記憶する画像メモリ部と、前記画像メモリ部に記憶された画像データから検出点内のパターンの周期性を調査して周期性を有する検出点を繰り返し領域内点と判定し、前記繰り返し領域内点のパターンピッチをパターンの繰り返しピッチとして自動的に抽出するとともに、前記繰り返し領域内点から代表点を設定し、その代表点を通過して二次元方向に延びる線上におけるパターンの周期性を調査して前記繰り返し領域全体の位置座標を自動的に抽出する制御部とを備えるパターン検査装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、パターン検査技術に関し、特に、半導体集積回路装置のパターン検査技術に適用して有効な技術に関するものである。

〔従来の技術〕

例えば半導体集積回路装置に形成された所定パターンの外観を検査するパターン検査技術につい

ては、「キヤド アズ ザ ファウンデーション
フォー クオリティ アシュアランス イン
ブイエルユスアイ ファブリケーション (CAD AS
THE FOUNDATION FOR QUALITY ASSURANCE IN VLSI
FABRICATION)」(Conference on Microlithography of the International Society for Optical Engineering, March 1984) に記載がある。

従来のパターン検査方法は、上記文献に記載されているように、例えば半導体ウエハ上に形成されたパターンの外観検査に先だって、半導体集積回路装置を構築するために用いたCADデータに基づいて半導体集積回路装置の全領域の検査用データを自動的に作成した後、その検査用データを参照しながらパターンを画像処理してその外観を検査していた。

ところで、半導体ウエハに形成された各半導体チップのパターン外観検査方法には、例えば検査精度を向上させる観点から2チップ比較検査と2セル比較検査とを組み合わせで行う場合がある。2チップ比較検査は、異なる半導体チップ内のパ

ターン同士を比較する検査方法であり、2セル比較検査は、各半導体チップ内の所定領域内において隣接するパターン同士を比較する検査方法である。例えばメモリセルアレイのように同一形状のパターンが繰り返し配置された領域（以下、繰り返し領域という）においては、2セル比較検査によってパターンの外観を検査する場合がある。これは、繰り返し領域内における隣接パターン同士はパターンが類似しているため、2チップ比較検査よりも検査精度を良好にすることができるからである。このため、このようなパターン検査に際しては、半導体チップ内における繰り返し領域の位置座標や繰り返し領域内のパターンピッチ等の検査用データが必要となる。すなわち、このようなパターン検査には、繰り返し領域の検査用データを必要とする。

〔発明が解決しようとする課題〕

ところが、上記従来の技術においては、以下の問題があることを本発明者は見出した。

すなわち、従来は、パターン検査用データの作

成に際して所定領域の検査用データのみを作成することについて充分な配慮がされておらず、例えば繰り返し領域のみの検査用データを作成する場合には、CADデータに基づいて作成された半導体集積回路装置の全領域の膨大な検査用データの中から繰り返し領域のデータを探し出さねばならず、その作成に多大な時間と労力を要する問題があった。

また、CADデータから検査用データを作成するプログラムに、所定領域のみの検査用データを抽出するためのプログラムを組み込むことも考えられるが、CADシステムは、各社異なるので、例えば他社のCADシステムにデータ抽出用プログラムを組み込むことは不可能である問題があった。

本発明は上記課題に着目してなされたものであり、その目的は、被検査物上に形成されたパターンの検査時間を大幅に短縮することのできる技術を提供することにある。

本発明の他の目的は、上記パターンの検査の作

業効率を大幅に向上させることのできる技術を提供することにある。

本発明の前記ならびにその他の目的と新規な特徴は、明細書の記述および添付図面から明らかになるであろう。

〔課題を解決するための手段〕

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

すなわち、請求項1記載の発明は、被検査物の被検査領域に形成されたパターンの外観検査に先立ち、前記被検査領域に配置された繰り返し領域のパターン検査用データを作成するパターン検査用データ作成方法であって、前記被検査領域における複数箇所の任意の検出点の画像を取り込み、前記検出点毎に検出点内におけるパターンの周期性を調査して周期性を有する検出点を繰り返し領域内点と判定し、前記繰り返し領域内点のパターンピッチをパターンの繰り返しピッチとして自動的に抽出するとともに、前記繰り返し領域内点の

中から代表点を設定し、その代表点を通過して二次元方向に延びる線上におけるパターンの周期性を調査することにより、前記繰り返し領域全体の位置座標を自動的に抽出するパターン検査用データ作成方法である。

〔作用〕

上記した発明によれば、被検査物自体から繰り返し領域の検査用データのみを自動的に抽出するので、繰り返し領域のみの検査用データの作成に際して、例えばCADデータのようなパターン設計データを調査する必要もないし、繰り返し領域のみの検査用データを抽出するためのデータ抽出プログラムを作成する必要もない。

〔実施例1〕

第1図は本発明の一実施例であるパターン検査装置の構成図、第2図は被検査物の繰り返し領域を示す要部平面図、第3図は第2図に示した繰り返し領域内のパターンを示す拡大平面図、第4図(a)、(b)は繰り返し領域の検査用データを自動抽出する工程を示す被検査物の要部平面図、第5

図(a)、(b)はパターンの繰り返しピッチの自動抽出を説明する説明図、第6図(a)~(d)は繰り返し領域全体の位置座標の自動抽出を説明する説明図である。

第1図に本実施例1のパターン検査装置1を示す。

基台2上には、互いに直交する方向に移動可能なXYステージ3a、3bが設置されている。Yステージ3b上には、載置台4が設置されており、載置台4上には、半導体ウエハ(被検査物)5が、その主面を上に向けた状態で保持されている。

半導体ウエハ5には、例えば第2図に示すような半導体チップ(被検査領域)6が複数形成されている。各半導体チップ6には、例えば二個のメモリセルアレイ(繰り返し領域)6a₁、6a₂が配置されている。第2図の座標(XS₁、YS₁)、(XS₁、YE₁)、(XE₁、YS₁)、(XE₁、YE₁)等は、メモリセルアレイ6a₁の位置座標(検査用データ)を示し、座標(XS₂、YS₂)、(XS₂、YE₂)、(XE₂、YS₂)、(XE₂、YE₂)等

は、メモリセルアレイ6a、の位置座標（検査用データ）を示している。

メモリセルアレイ6a、6a、内には、第3図に示すように、同一形状のパターン6bが、第3図のX方向に繰り返しピッチ（検査用データ）PXで配置され、Y方向繰り返しピッチ（検査用データ）PYで配置されている。ただし、波線で囲まれた領域Aにおけるパターンを上記パターン6bの繰り返し基本パターンとする。

パターン検査装置1の載置台4の上方には、半導体ウェハ5の主面の状態を画像データとして取り込むための光学系7が配置されている。光学系7は、照明光源7aと、照明光を集光する集光レンズ7bと、照明光と半導体ウェハ5からの反射光とを分離するハーフミラー7cと、照明光を半導体ウェハ5の主面に投影するとともに、反射光を拡大する対物レンズ7dと、その反射光を受光して光信号を電気信号に変換する受光部7eとを備えている。

受光部7eは、例えばCCD（Charge Coupled

Device）等の撮像素子によって構成されている。

受光部7eで検出された画像信号は、信号処理部8に伝送されるようになっている。信号処理部8は、伝送された画像信号の増幅およびレベル変換（信号補正やA/D変換前処理等）を行う処理部である。信号処理部8から出力された画像信号は、アナログ信号を多階調に変換するA/D変換部9に伝送されるようになっている。A/D変換部9から出力された画像信号は、欠陥検出部10、遅延メモリ部11、ズレ検出部12および画像メモリ部13の各々に伝送されるようになっている。

遅延メモリ部11から出力された画像信号は、ズレ補正部14を介して欠陥検出部10に伝送されるとともに、ズレ検出部12を介してズレ補正部14に伝送されるようになっている。遅延メモリ部11は、A/D変換部9から出力された画像信号を一時記憶するメモリ部であり、その出力には、入力よりも繰り返しピッチ分だけ前の画像信号が出力されるように制御されている。

ズレ検出部12は、A/D変換部9から伝送さ

れたパターンの画像信号と、遅延メモリ部11から伝送されたパターンの画像信号とを比較、すなわち、互いに隣接するパターンの各々の画像信号を比較し、両画像間の相対的な位置ズレ量を検出する検出部である。

ズレ補正部14は、ズレ検出部12の出力信号に応じて、遅延メモリ部11から伝送された画像信号を遅延または速めるように微調整してズレ補正を行う補正部である。

欠陥検出部10は、A/D変換部9から伝送されたパターンの画像信号と、ズレ補正部14から伝送されたパターンの画像信号とを比較、すなわち、互いに隣接するパターンの各々の画像信号を比較し、差異がある場合には、それを欠陥候補として出力する検出部である。

画像メモリ部13は、A/D変換部9から伝送された画像信号を記憶するメモリ部であり、主制御部15に電気的に接続されている。

主制御部15は、後述する方法により、画像メモリ部13内に格納された検出点の画像データか

らメモリセルアレイのパターンの繰り返しピッチおよびメモリセルアレイの位置座標等の検査用データを自動抽出する制御部であり、例えばマイクロコンピュータ・システムによって構成されている。

次に、本実施例1のパターン検査用データ作成方法を第1図～第6図により説明する。

まず、第1図に示したパターン検査装置1の載置台4上に検査対象の半導体ウェハ5を、その主面を上に向けた状態で保持する。続いて、第4図(a)に示すように、例えば半導体チップ6の対角線上に沿って任意の検出点D₁～D₁₀を指定する。検出点D₁～D₁₀の指定方法は、自動入力しても良いし、キーボード（図示せず）等から人手入力しても良い。そして、各検出点D₁～D₁₀毎にその画像を光学系7により取り込み、その取り込まれた各々の画像信号を信号処理部8およびA/D変換部9を介して画像メモリ部13に格納する。

主制御部15は、画像メモリ部13に格納された各検出点D₁～D₁₀の画像信号毎に、XY方向

におけるパターンの周期性を、例えばフーリエ変換あるいは自己相関関数等の周期性を求めるために適した数学的手法により調査する。この際、調査された検出点が、メモリセルアレイ6a₁, 6a₂内に存在し、その検出点内のパターンが第5図(a)に示すように周期性を有する場合には、例えば調査結果として第5図(b)に示すような繰り返しピッチPXの整数倍の周期で明瞭な極大値を有する曲線を得る。

一方、調査された検出点がメモリセルアレイ6a₁, 6a₂内に存在しない場合には、一般に、第5図(b)に示した明瞭な極大値を有する曲線は得られない。なお、Y方向も同様である。

このような調査により、主制御部15は、各々の検出点D₁ ~ D₁₀がメモリセルアレイ6a₁, 6a₂内点か否かを判定する。第4図(a)の例では、主制御部15は、検出点D₁, D₂, D₃, D₄, D₅, D₆, D₇, D₈, D₉の各々のXY方向に、ほぼ同一の繰り返しピッチPX, PYの周期性を確認し、各点D₁, D₂, D₃, D₄, D₅, D₆, D₇, D₈, D₉をメモリセルアレイ6a

メモリセルアレイ6a₁, 6a₂全体の位置座標を自動的に抽出するには、例えば第6図(a)~(d)のようにする。なお、ここでは、説明を簡単にするため、X方向の座標を抽出する方法を説明するが、Y方向の座標も同様にして抽出することができる。

第6図(a)は第4図(b)に示したX-X線上における元の画像信号の一部を示し、第6図(b)はその画像信号を繰り返しピッチPX分だけ遅らせた画像信号である。なお、Bは非繰り返し領域、Cはメモリセルアレイ6a₁, 6a₂の領域を示す。

まず、第6図(a), (b)に示した両画像信号の差をとり、第6図(c)に示すような信号波形を得る。

続いて、その差分値の絶対値が一定以上となる領域を求め、第6図(d)に示すような矩形状の二値デジタル信号を得る。

ここで、第6図(d)では、同図(a)で示した非繰り返し領域Bが正確に求められていないので、第6図(d)に示した二値デジタル信号を拡大し、分割されていた信号領域を第6図(e)に示すように結合する。その後、拡大量と同じ量だけ信号領域を縮小

し、6a₁内点と判定する。そして、主制御部15は、メモリセルアレイ6a₁, 6a₂内点におけるパターン6bのXY方向の各ピッチをパターン6bの繰り返しピッチPX, PYとして自動的に抽出する。

次に、主制御部15は、メモリセルアレイ6a₁, 6a₂内の検出点D₁, D₂, D₃, D₄, D₅, D₆, D₇, D₈, D₉の中から一点を代表点として設定する。本実施例1においては、例えば第4図(b)に示すように、検出点D₁を代表点とする。

続いて、主制御部15は、その代表点を通してXY方向に延びるX-X線上、Y-Y線上におけるパターンの画像をその各々の線上に沿って順次入力し、その周期性を調査する。この結果、主制御部15は、メモリセルアレイ6a₁全体の位置座標(XS₁, YS₁)、(XS₁, YE₁)、(XE₁, YS₁)、(XE₁, YE₁)およびメモリセルアレイ6a₂全体の位置座標(XS₂, YS₂)、(XS₂, YE₂)、(XE₂, YS₂)、(XE₂, YE₂)を自動的に抽出する。

し、第6図(f)に示す信号を得る。さらに、第6図(f)の信号では、非繰り返し領域Bが実際よりも繰り返しピッチPX分だけ広がっているため、その信号領域を繰り返しピッチPX分だけ狭めて第6図(g)に示す信号を得る。この結果、メモリセルアレイ6a₁, 6a₂の領域Cと非繰り返し領域Bとの弁別を行うことができ、メモリセルアレイ6a₁, 6a₂のX方向の座標を求めることができる。

パターン検査装置1は、このようにして得られたメモリセルアレイ6a₁, 6a₂の検査用データに基づいて、例えば半導体チップ6に形成されたメモリセルアレイ6a₁, 6a₂内の互いに隣接するパターン6b, 6bを比較してパターンの外観を検査する。

このように本実施例1によれば、パターン検査に先だって、半導体ウエハ5自体からメモリセルアレイ6a₁, 6a₂の検査用データを自動的に抽出することにより、メモリセルアレイ6a₁, 6a₂のみの検査用データの作成に際して、例えばCADデータのようなパターン設計データを調査す

る必要もないし、メモリセルアレイ 6 a₁, 6 a₂ のみの検査用データを抽出するためのデータ抽出用プログラムを作成する必要もないので、パターン検査時間を大幅に短縮することができ、かつパターン検査の作業効率を大幅に向上させることが可能となる。この結果、半導体集積回路装置の開発期間を大幅に短縮することが可能となる。

〔実施例 2〕

ところで、前記実施例 1 においては、メモリセルアレイ内点の座標を自動的に探索した場合について説明したが、例えばメモリセルアレイ内点の座標が求まっている場合には、以下のようにしても良い。

すなわち、まず、メモリセルアレイ内点の座標をキーボード（図示せず）等から人手入力し、その画像を第 1 図に示したパターン検査装置 1 の光学系 7 により取り込む。そして、取り込まれた画像信号を信号処理部 8 および A/D 変換部 9 を介して画像メモリ部 13 に格納する。主制御部 15 は、画像メモリ部 13 内に格納されたメモリセル

格納する。主制御部 15 は、画像メモリ部 13 内に格納された画像データからパターンの繰り返しピッチ P_X, P_Y を自動的に抽出する。

したがって、本実施例 3 によっても前記実施例 1 と同様の効果を得ることが可能となる。

〔実施例 4〕

また、メモリセルアレイの検査用データを自動抽出する方法として、以下のようにしても良い。

すなわち、まず、基準となるメモリセルアレイが形成された半導体ウェハ（以下、基準ウェハという）を第 1 図に示したパターン検査装置 1 の載置台 4 上に保持し、光学系 7 により基準となるメモリセルアレイ（図示せず）の全体画像を取り込み、その画像データを基準画像データとして画像メモリ部 13 の所定エリアに格納する。

次に、基準ウェハに代えて、検査対象の半導体ウェハを載置台 4 に保持した後、例えば光学系 7 により半導体チップ 6 の全体画像を取り込み、その画像データを画像メモリ部 13 の所定エリアに格納する。主制御部 15 は、その半導体チップ 6

アレイ内点の画像データからパターンの繰り返しピッチ P_X, P_Y を自動的に抽出する。また、主制御部 15 は、メモリセルアレイ内点を通して X_Y 方向に延びる線上におけるパターンの周期性を調査することにより、メモリセルアレイ 6 a₁, 6 a₂ 全体の位置座標を自動的に抽出する。

したがって、本実施例 2 によっても前記実施例 1 と同様の効果を得ることが可能となる。

〔実施例 3〕

ところで、前記実施例 1, 2 においては、メモリセルアレイ 6 a₁, 6 a₂ 全体の位置座標を自動的に抽出した場合について説明したが、例えばメモリセルアレイ 6 a₁, 6 a₂ 全体の位置座標が求まっている場合には、以下のようにしても良い。

すなわち、まず、メモリセルアレイ 6 a₁, 6 a₂ の位置座標をキーボード（図示せず）等から人手入力し、その座標点の画像を第 1 図に示したパターン検査装置 1 の光学系 7 により取り込む。そして、取り込まれた画像データを信号処理部 8 および A/D 変換部 9 を介して画像メモリ部 13 に

の全体画像データから基準画像と同一画像となる領域を自動的に探し出し、探し出された領域の画像データから繰り返しピッチや繰り返し領域の位置座標等の検査用データを自動的に抽出する。

したがって、本実施例 4 によっても前記実施例 1 と同様の効果を得ることが可能となる。

以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例 1～4 に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

例えば、前記実施例 1～4 においては、繰り返し領域をメモリセルアレイとした場合について説明したが、これに限定されるものではなく種々変更可能であり、例えば繰り返し領域を CCD 等の撮像素子アレイとしても良い。

また、前記実施例 1～4 においては、説明を簡単にするため、メモリセルアレイを二個とした場合について説明したが、これに限定されるものではなく種々変更可能である。

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である半導体集積回路装置のパターン検査技術に適用した場合について説明したが、これに限定されず種々適用可能であり、例えばマスクやレチクル等の他の製品のパターン検査技術に適用することも可能である。

〔発明の効果〕

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

すなわち、本発明によれば、被検査物自体から繰り返し領域の検査用データを自動的に作成することにより、繰り返し領域のみの検査用データの作成に際して、例えばCADデータのようなパターン設計データを調査する必要もないし、繰り返し領域のみの検査用データを抽出するためのデータ抽出用プログラムを作成する必要もないので、パターン検査時間を大幅に短縮することができ、かつパターン検査の作業効率を大幅に向上させる

・・・照明光源、7b・・・集光レンズ、7c・・・ハーフミラー、7d・・・対物レンズ、7e・・・受光部、8・・・信号処理部、9・・・A/D変換部、10・・・欠陥検出部、11・・・遅延メモリ部、12・・・ズレ検出部、13・・・画像メモリ部、14・・・ズレ補正部、15・・・主制御部、A、B・・・領域、C・・・非繰り返し領域、D₁～D₁₀・・・検出点、PX、PY・・・繰り返しピッチ。

代理人 弁理士 筒井大和

ことが可能となる。

4. 図面の簡単な説明

第1図は本発明の一実施例であるパターン検査装置の構成図、

第2図は被検査物の繰り返し領域を示す要部平面図、

第3図は第2図に示した繰り返し領域内のパターンを示す拡大部分平面図、

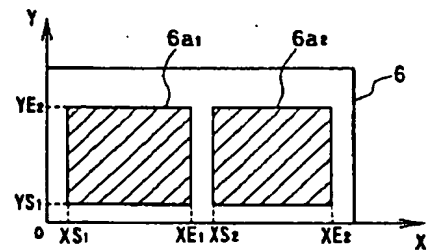
第4図(a)、(b)は繰り返し領域の検査用データを自動抽出する工程を示す被検査物の要部平面図、

第5図(a)、(b)はパターンの繰り返しピッチの自動抽出を説明する説明図、

第6図(a)～(d)は繰り返し領域全体の位置座標の自動抽出を説明する説明図である。

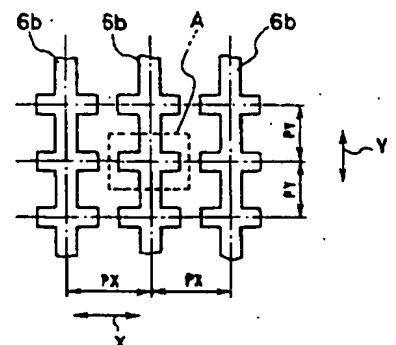
1・・・パターン検査装置、2・・・基台、3a・・・Xステージ、3b・・・Yステージ、4・・・載置台、5・・・半導体ウェハ（被検査物）、6・・・半導体チップ（被検査領域）、6a、6a₁、6a₂・・・メモリセルアレイ（繰り返し領域）、6b・・・パターン、7・・・光学系、7a

第2図



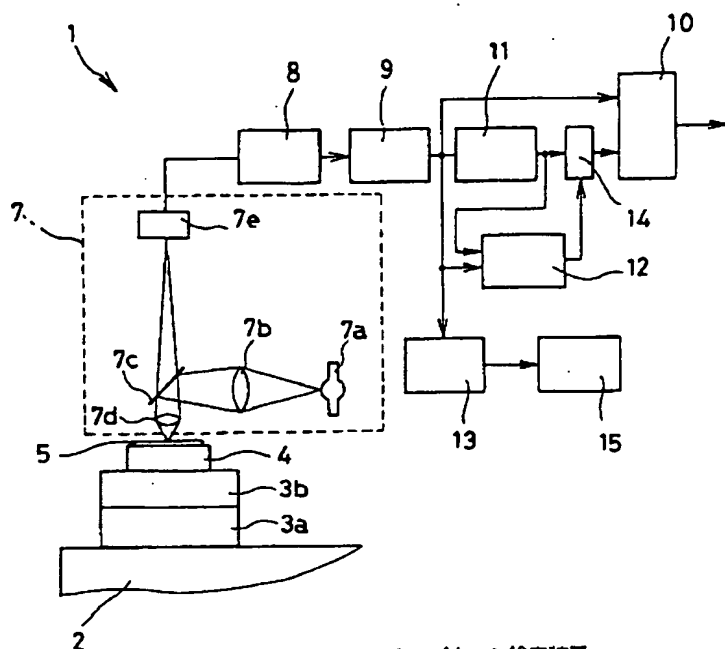
6a₁, 6a₂:メモリセルアレイ（繰り返し領域）

第3図



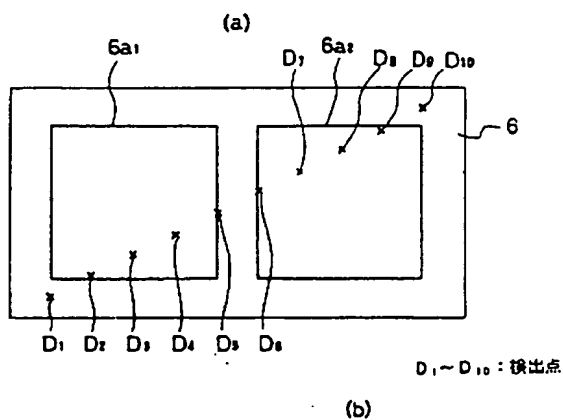
6b:パターン
PX, PY:パターンの繰り返しピッチ

第 1 図

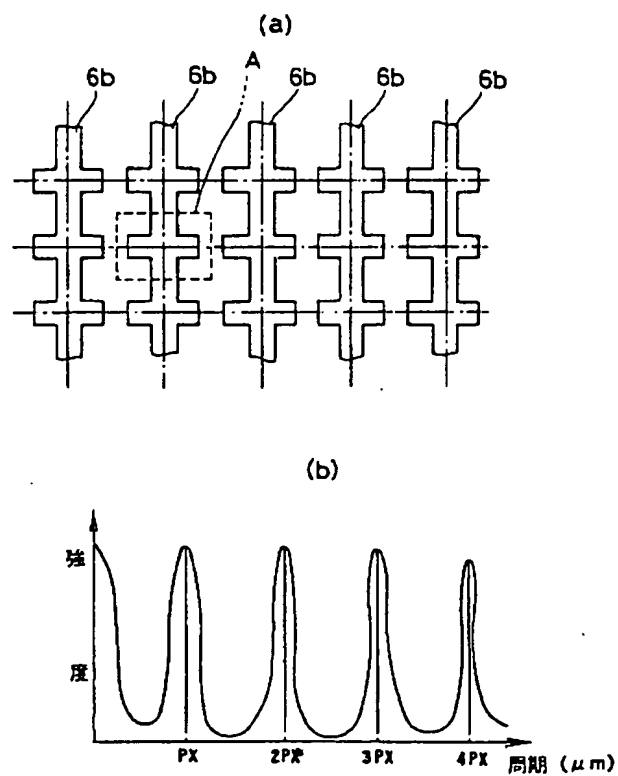


- 1 : パターン検査装置
 5 : 半導体ウェハ (被検査物)
 7 : 光学系
 13 : 画像メモリ部
 15 : 主制御部

第 4 図



第 5 図



第 6 図

